

手続補正書

(法第11条の規定による補正)



特許庁審査官 柴沼 雅樹 殿

1. 国際出願の表示 PCT/J P 2004/004383

2. 出願人

名称 東京エレクトロン株式会社
TOKYO ELECTRON LIMITED
あて名 〒107-8481 日本国東京都港区赤坂五丁目3番6号
3-6, Akasaka 5-chome,
Minato-ku, Tokyo 107-8481
JAPAN
国籍 日本国 Japan
住所 日本国 Japan

3. 代理人

氏名 (9994) 弁理士 高山 宏志
TAKAYAMA Hiroshi
あて名 〒222-0033 日本国神奈川県横浜市港北区新横浜
3丁目18番9号 新横浜ICビル6F
6th Floor, Shin-Yokohama IC
Building, 18-9,
Shin-Yokohama 3-chome,
Kohoku-ku, Yokohama-shi,
Kanagawa 222-0033 JAPAN



4. 補正の対象

請求の範囲

5. 補正の内容

請求の範囲第27～37頁の第1項～第28項を削除し、
第29項～第32項を追加する。ただし、第28～36頁
までを削除する。

6. 添付書類の目録

- (1) 請求の範囲第27頁、第37頁、第37／1頁、第37／2頁、および
第37／3頁

請求の範囲

1. (削除)

2. (削除)

3. (削除)

5 4. (削除)

10

15

20

25

27. (削除)

28. (削除)

29. (追加) 所定の処理手順に従って複数の基板に対して複数の処理を順次実施する基板処理システムであって、

5 基板が搬入出される複数のモジュールと、

前記複数のモジュール間において基板を搬送する基板搬送機構と、

前記複数のモジュールに対して第1の搬送フローで搬送を行う複数の基板を含む第1ロットの基板処理を行い、連続して前記

10 複数のモジュールに対して前記第1の搬送フローとは異なる第2の搬送フローで搬送を行う複数の基板を含む第2ロットの基板処理を行うように前記基板搬送機構を制御する制御部とを具備し、

前記制御部は、

15 前記第1ロットの基板処理及び前記第2ロットの基板処理のそれぞれにおいて、基板の搬送タイミングと当該基板が搬入出される前記モジュールとの関係を示す搬送スケジュールが格納され、所定の周期で前記基板の搬送動作が行われる搬送タイミングが設定される時間軸および前記基板が搬入出される前記モジュールが配列される搬送フロー軸を含む二次元テーブルで構成された搬送制御テーブルと、

前記搬送制御テーブル上において、特定の前記搬送タイミングおよび前記モジュールを指定して特定されるセルに対して前記モジュールに出入りする個々の基板の識別情報を設定することでロット単位の複数の基板の前記搬送スケジュールを生成する機能と、前記搬送制御テーブル上に設定された前記第1ロットお

よび第2ロットの基板処理の各々の前記搬送スケジュールに含まれる前記セル群が構成する図形の輪郭が互いに干渉しない範囲で、前記第2ロットの基板処理の前記搬送スケジュールに含まれる前記セル群全体を、前記時間軸方向に前詰めに移動させる機能と、前記搬送制御テーブルから前記搬送タイミング毎に読み出された前記搬送スケジュールに基づいて前記基板搬送機構を制御する機能とを含むコントローラとを有する基板処理システム。

30. (追加) 所定の処理手順に従って複数の半導体基板に対してレジスト塗布およびレジスト露光後の現像にともなう複数の処理を順次実施する基板処理システムであって、

半導体基板に対してそれぞれ、レジスト塗布、レジスト露光後の現像、半導体基板に対する疎水化処理、加熱処理、冷却処理、保持処理を行う複数の処理モジュールと、

半導体基板を前記複数のモジュール間において搬送する基板搬送機構と、

前記複数の処理モジュールに対して第1の搬送フローで搬送を行う複数の基板を含む第1ロットの基板処理を行い、連続して前記複数のモジュールに対して前記第1の搬送フローとは異なる第2の搬送フローで搬送を行う複数の基板を含む第2ロットの基板処理を行うように前記基板搬送機構を制御する制御部とを具備し、

前記制御部は、

前記第1ロットの基板処理及び前記第2ロットの基板処理のそれぞれにおいて、半導体基板の搬送タイミングと当該半導体基板が搬入出される前記モジュールとの関係を示す搬送スケジュー

ールが格納され、所定の周期で前記基板の搬送動作が行われる搬送タイミングが設定される時間軸および前記基板が搬入出される前記モジュールが配列される搬送フロー軸を含む二次元テーブルで構成された搬送制御テーブルと、

- 5 前記搬送制御テーブル上において、特定の前記搬送タイミングおよび前記モジュールを指定して特定されるセルに対して前記モジュールに出入りする個々の半導体基板の識別情報を設定することでロット単位の複数の半導体基板の前記搬送スケジュールを生成する機能と、前記搬送制御テーブル上に設定された前記
- 10 第1ロットおよび第2ロットの基板処理の各々の前記搬送スケジュールに含まれる前記セル群が構成する図形の輪郭が互いに干渉しない範囲で、前記第2ロットの基板処理の前記搬送スケジュールに含まれる前記セル群全体を、前記時間軸方向に前詰めに移動させる機能と、前記搬送制御テーブルから前記搬送タイミン
- 15 グ毎に読み出された前記搬送スケジュールに基づいて前記基板搬送機構を制御する機能とを含むコントローラとを有する基板処理システム。

31. (追加) 請求項29または請求項30に記載の基板処理システムにおいて、前記コントローラは、前記モジュールの
- 20 組み合わせおよび当該モジュール間の基板の搬送順序からなる搬送レシピが、前記第1ロットおよび第2ロットの基板処理において互いに等しくなるように前記第1及び第2ロットの前記搬送スケジュールを前記搬送制御テーブルに設定するとき、前記搬送レシピ内の個々の前記モジュール毎に前詰めに前記搬送スケ
- 25 ジュールを設定する機能をさらに備える基板処理システム。

32. (追加) 請求項29または請求項30に記載の基板

- 処理システムにおいて、前記制御手段は、前記モジュールの組み合わせおよび当該モジュール間の基板の搬送順序からなる搬送レシピが、前記第1ロットおよび第2ロットの基板処理において互いに等しくなるように前記第1及び第2ロットの前記搬送スケジュールを前記搬送制御テーブルに設定するとき、特定の前記モジュールに対する出入りの時間が後続の前記ロットのすべての前記基板において等しくなるように、前記第2ロットの前記搬送スケジュールの開始タイミングを、最適な開始タイミングから意図的に遅らせる機能をさらに備える基板処理システム。